

## СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	3
1. ИНДИВИДУАЛЬНОЕ ЗАДАНИЕ НА КУРСОВОЕ ПРОЕКТИРОВАНИЕ .....	4
2. ВЫБОР ЭЛЕМЕНТНОЙ БАЗЫ .....	5
3. СХЕМОТЕХНИЧЕСКОЕ МОДЕЛИРОВАНИЕ MICRO-CAP V 9 .....	11
4. ПРИМЕНЕНИЕ МАКРООПРЕДЕЛЕНИЙ ПРИ МОДЕЛИРОВАНИИ УСТРОЙСТВ И ПОСТРОЕНИИ ПРИНЦИПИАЛЬНЫХ СХЕМ .....	13
5. ОБЕСПЕЧЕНИЕ ПОМЕХОУСТОЙЧИВОСТИ ПЛАТ (РАЗРАБОТКА ЦЕПЕЙ ПИТАНИЯ).....	18
6. КОМПОНОВКА ИМС И ОПРЕДЕЛЕНИЕ ГАБАРИТНЫХ РАЗМЕРОВ ПЕЧАТНОЙ ПЛАТЫ. ....	19
ЗАКЛЮЧЕНИЕ .....	22
СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ.....	23

					С.53.230101.4842.КР.03.ПЗ	Лист
						2
Изм.	Лист	№ докум.	Подпись	Дата		

## ВВЕДЕНИЕ

Основными узлами, без которых невозможно функционирование вычислительной машины, являются процессор и память. Эти узлы образуют ядро вычислительной системы.

Для эффективной работы системы необходимо оптимизировать процессы обмена данными с оперативной памятью (ОП), а именно, процессы считывания и записи информации. Скорость обмена информацией между процессором и ОП во многом определяет быстродействие системы в целом.

Быстродействие памяти определяют факторы, внимание которым должно уделяться на этапе проектирования узла, а именно: тип элемента памяти, и ее архитектура.

Темой данного курсового проекта является разработка схемы записи и считывания из оперативной памяти.

					С.53.230101.4842.КР.03.ПЗ	Лист
						3
Изм.	Лист	№ докум.	Подпись	Дата		

# 1. ИНДИВИДУАЛЬНОЕ ЗАДАНИЕ НА КУРСОВОЕ ПРОЕКТИРОВАНИЕ

Схема записи и считывания из оперативной памяти, в соответствии с заданием, должна иметь следующие параметры:

Разрядность – 8

Адресность ОЗУ – 64

На рисунке 1 приведена схема считывания и записи из оперативной памяти.

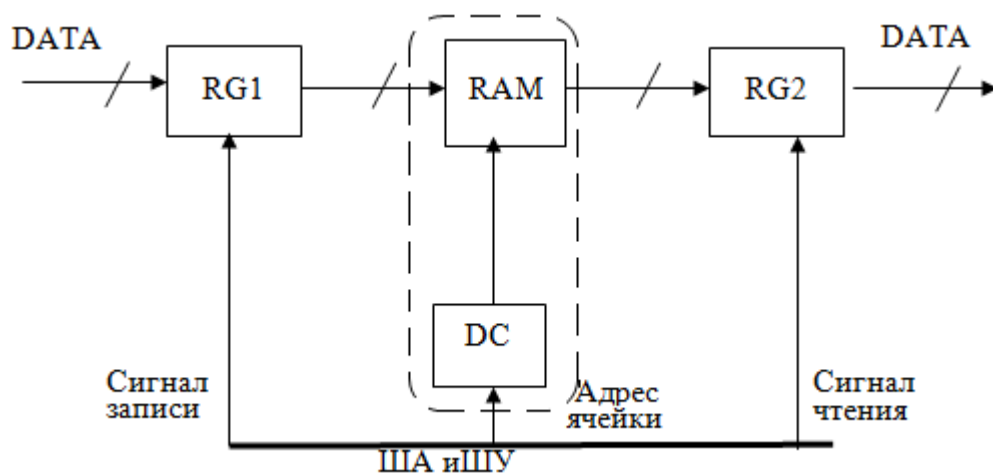


Рисунок 1. Схема считывания и записи из оперативной памяти

По сигналу чтения происходит чтение данных из памяти. Соответственно, по сигналу записи происходит запись данных в RAM. В один момент времени может быть разрешена либо только операция записи, либо только операция чтения. Для выполнения операции записи, необходимо подать разрешающий сигнал записи.

## 2. ВЫБОР ЭЛЕМЕНТНОЙ БАЗЫ

Для того чтобы выбрать элементную базу проектируемого устройства необходимо провести сравнительный анализ различных серий микросхем по основным параметрам:

- быстродействие, определяемое временем задержки распространения сигнала( $t_3, \text{нс}$ );
- потребляемая мощность( $P_{\text{max}}, \text{мВт}$ )

Параметры микросхем, изготовленных по различным технологиям представлен в Таблице 1.

Таблица 1

Типы микросхем	$t_3, \text{нс}$	$P_{\text{max}}, \text{мВт}$
ТТЛ	5..10	1..10
ТТЛШ	1..3	1..5
КМДП	3..80	0.0002..0.2
ЭСЛ	1..2	30..50
И2Л	1..25	0.1

Основываясь на данной таблице, в данном проекте рассматриваются серии микросхем ТТЛ-технологии, представляющие наиболее полный функциональный набор микросхем, обладающих необходимыми параметрами и доступностью, справочной информацией для проектировщика.

Отечественная промышленность выпускает большой набор интегральных микросхем. Широкое применение для построения устройств находят цифровые микросхемы ТТЛ: серий – К155, К555, К441.

Для построения схемы выбирается серия микросхем К155.

Базовый элемент представлен на Рисунке 2.

					С.53.230101.4842.КР.03.ПЗ	Лист
						5
Изм.	Лист	№ докум.	Подпись	Дата		

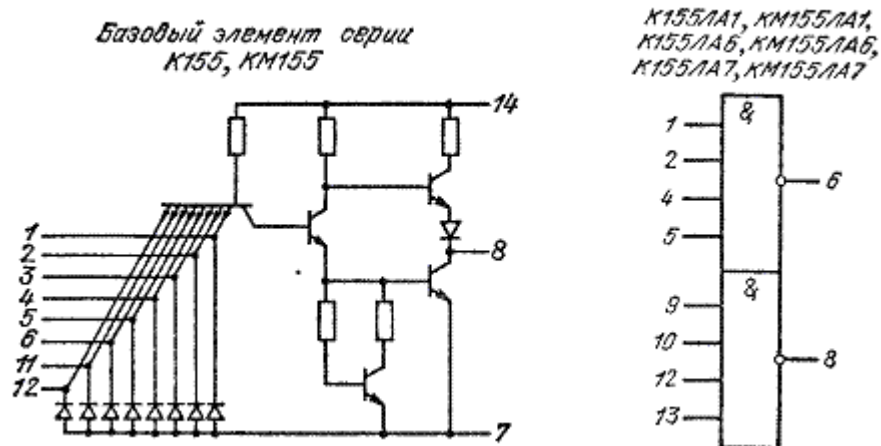


Рисунок 2. Базовый элемент серии 155

Электрические параметры базового элемента представлены в Таблице 2.

Таблица 2

1	Номинальное напряжение питания	5 В $\pm$ 5 %
2	Выходное напряжение низкого уровня	не более 0,4 В
3	Выходное напряжение высокого уровня	не менее 2,4 В
4	Напряжение на антизвонном диоде	не менее -1,5 В
5	Помехоустойчивость	не более 0,4 В
6	Входной ток низкого уровня	не более -1,6 мА
7	Входной ток высокого уровня	не более 0,04 мА
8	Входной пробивной ток	не более 1 мА
9	Ток короткого замыкания	-18...-55 мА
10	Ток потребления при низком уровне выходного напряжения	не более 11 мА
11	Ток потребления при высоком уровне выходного напряжения	не более 4 мА
12	Потребляемая статическая мощность на один логический элемент	не более 19,7 мВт
13	Время задержки распространения при включении	не более 15 нс
14	Время задержки распространения при выключении	не более 22 нс

Для построения схемы электрической принципиальной блока для работы с оперативной памятью необходимы следующие микросхемы:

1. K155PY2

корпус 239.24-1

аналог SN7489

ОЗУ на 64 бит с произвольной выборкой (16 слов x 4 разряда)

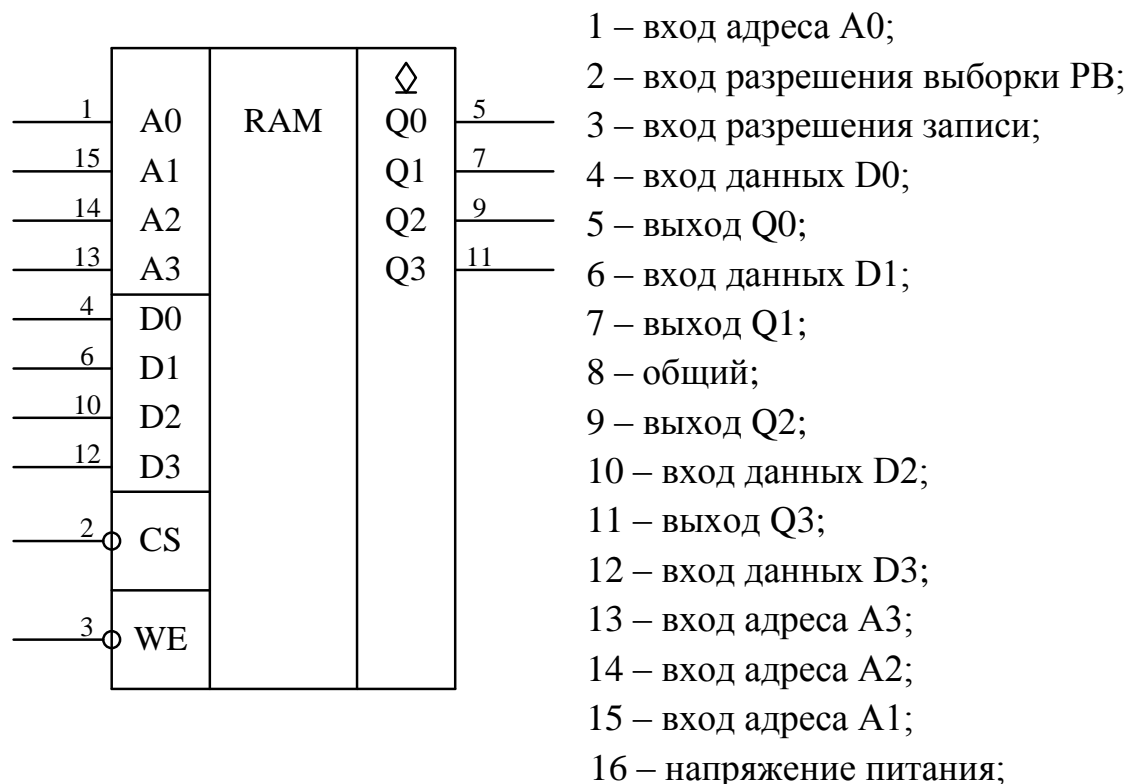


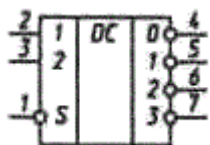
Таблица 3

Технические, электрические параметры и выводы микросхемы:

1	Номинальное напряжение питания	5 В ±5 %
2	Выходное напряжение в режимах хранения и считывания	не более 0,4 В
3	Напряжение на антизвонном диоде	не менее -1,5 В
4	Входной ток низкого уровня	не более -1,6 мА
5	Выходной ток высокого	не более 0,04 мА
6	Выходной ток высокого уровня в режимах выборки и хранения	не более 20 мкА
7	Ток потребления	не более 105 мА
8	Потребляемая статическая мощность на один бит	не более 8,6 мВт
9	Время восстановления после записи	не более 70 нс

2. К155ИД14  
корпус 238.16-2  
аналог SN7489

Дешифратор 2-в-4 с инверсными выходами и разрешающим сигналом



- 1 – разрешающий вход;
- 2 – старший бит;
- 3 – младший бит;
- 4 – выход Q0;
- 5 – выход Q1;
- 6 – выход Q2;
- 7 – выход Q3;

Таблица 4

Технические, электрические параметры и выводы микросхемы:

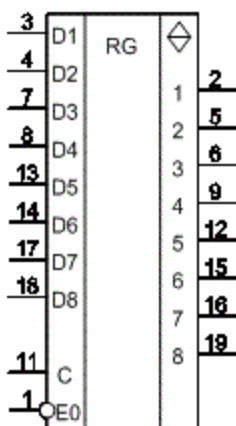
1	Номинальное напряжение питания	5 В ±5 %
2	Выходное напряжение в режимах хранения и считывания	не более 0,4 В
3	Напряжение на антизвонном диоде	не менее -1,5 В
4	Входной ток низкого уровня	не более -1,6 мА
5	Выходной ток высокого уровня	не более 0,04 мА
6	Выходной ток высокого уровня в режимах выборки и хранения	не более 20 мкА
7	Ток потребления	не более 11,5 мА

### 3. К155ИД22

корпус 239.24-1

аналог SN74LS373

8-разрядный регистр с третьим состоянием



1 – разрешающий вход;

2 – ВЫХОД Q0;

3 – ВХОД D0;

4 – ВХОД D1;

5 – ВЫХОД Q1;

6 – ВЫХОД Q2;

7 – ВХОД D2;

8 – ВХОД D3;

9 – ВЫХОД Q3;

11 – тактирующий сигнал

12 – ВЫХОД Q4;

13 – ВХОД D4;

14 – ВХОД D5;

15 – ВЫХОД Q5;

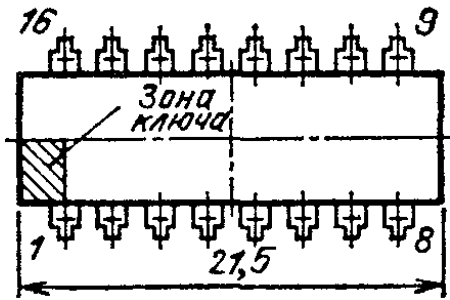
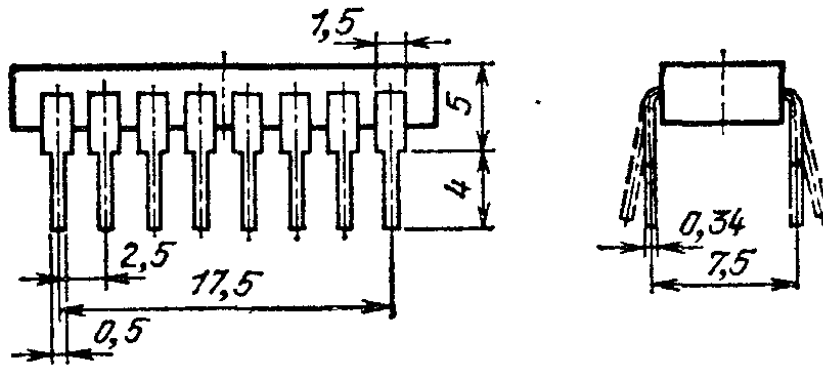
16 – ВЫХОД Q6;

17 – ВХОД D6;

18 – ВХОД D7;

19 – ВЫХОД Q7;

238.16-2



3.

239.24-1, 239.24-2, 239.24-7

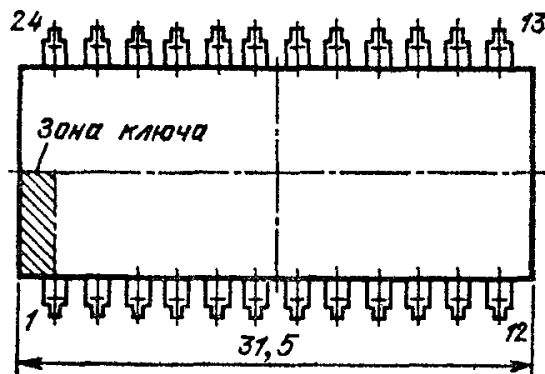
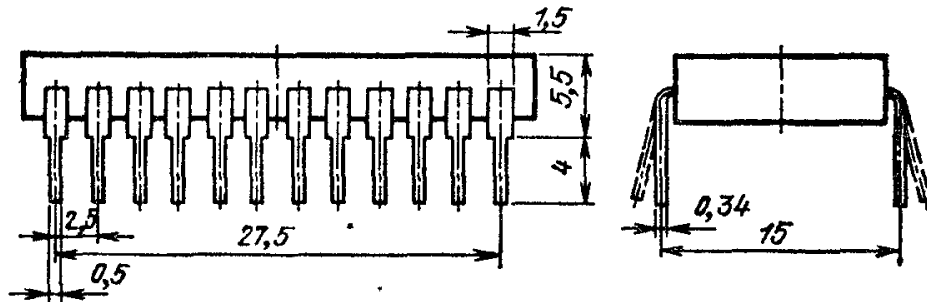


Рисунок 3. Корпусы используемых микросхем

Изм.	Лист	№ докум.	Подпись	Дата

C.53.230101.4842.КР.03.ПЗ

Лист

10

### 3. СХЕМОТЕХНИЧЕСКОЕ МОДЕЛИРОВАНИЕ MICRO-CAP V 9

Программа Micro-Cap V 9 имеет удобный пользовательский интерфейс и позволяет моделировать не только аналоговые, но и цифровые и аналого-цифровые электронные устройства.

Средствами Micro-Cap V 9 была смоделирована считывания и записи из оперативной памяти и протестирована ее работоспособность.

(Рисунок 4)

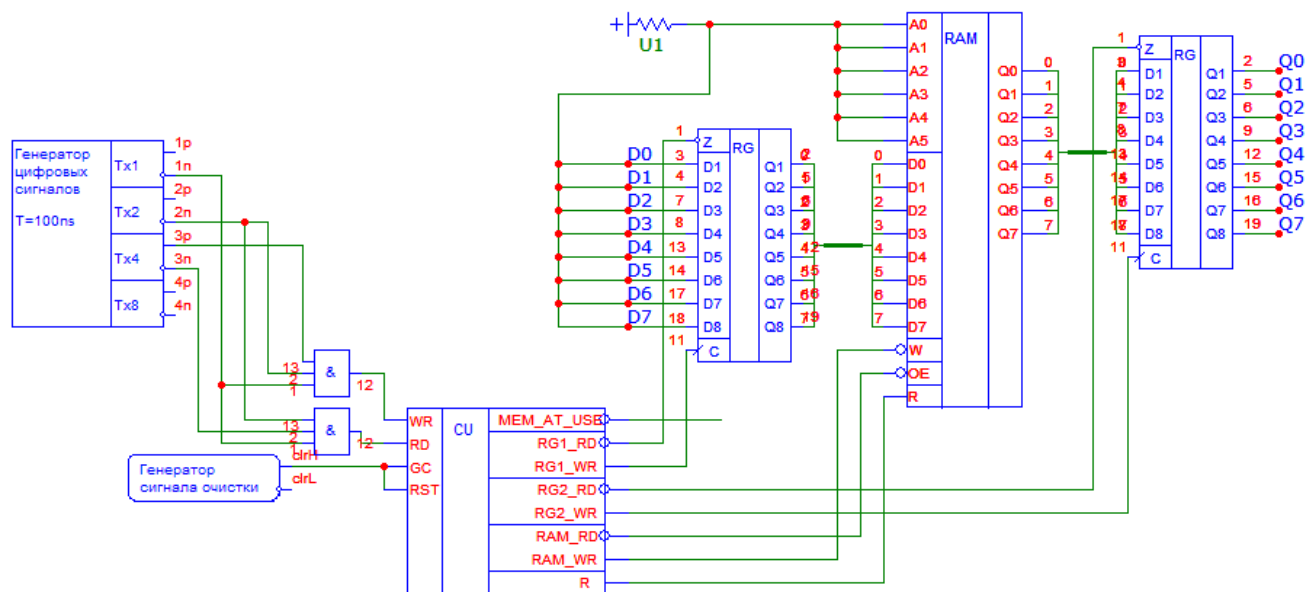


Рисунок 4. Модель схемы считывания и записи из оперативной памяти

Диаграммы, показывающие работу схемы изображены на рисунке 5.

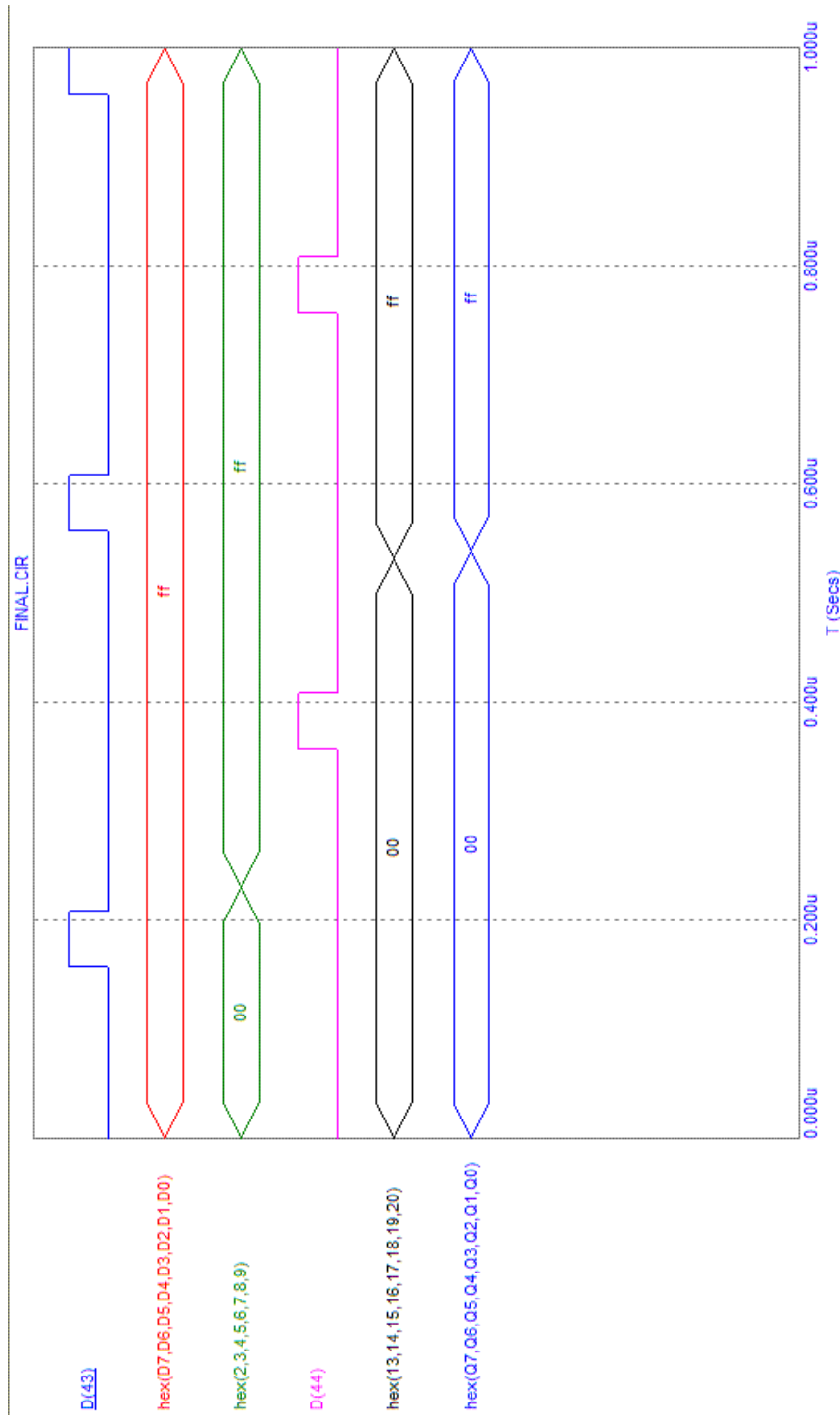


Рисунок 5 Временные диаграммы работы схемы

Изм.	Лист	№ докум.	Подпись	Дата

C.53.230101.4842.КР.03.ПЗ

#### 4. ПРИМЕНЕНИЕ МАКРООПРЕДЕЛЕНИЙ ПРИ МОДЕЛИРОВАНИИ УСТРОЙСТВ И ПОСТРОЕНИИ ПРИНЦИПИАЛЬНЫХ СХЕМ

В процессе моделирования устройств в ряде случаев отдельные элементы могут отсутствовать в библиотеке компонентов. В этом случае необходимо строить макросы, представляющие собой компиляцию однородных или разнородных элементов и объединенных в отдельную схему, которой присваивается некоторое название. Подобную процедуру также удобно применять для объединения блоков схемы одинакового функционального назначения с целью упрощения самой принципиальной схемы.

Рассмотрим процедуру составления макроса на примере разрабатываемой памяти:

Входы: память(64x8) имеет следующие входы:

WR – сигнал записи (сигнал активен по низкому уровню);

OE – разрешение чтения (сигнал активен по низкому уровню) ;

R – сигнал очистки (сигнал активен по высокому уровню);

D0–D7 – информационные входы;

A0–A5 – адресные входы

Выходы: память имеет 8 выходов (Q0 – Q7).

Для создания макроса открываем меню Файл, выбираем пункт Новый, выбираем Схема, нажимаем кнопку ОК. Появляется пустое окно, в котором нужно нарисовать схему необходимого элемента и сохранить под собственным именем с расширением Macro(\*.mac) – Рисунок 6.

Затем в меню Окно выбираем пункт Редактор изображений. Вводим имя изображения компонента и нажимаем Добавить. Желательно чтобы имя изображения совпадало с именем макроса. (Рисунок 7)

Затем в меню Окно выбираем пункт Редактор компонентов. Справа в дереве выбираем нужную нам группу и Нажимаем кнопку ADD, вводим имя, которым назвали макрос. Для компонента необходимо указать имена входов и выходов. Имена должны быть идентичными именам, используемым в макросе.

					С.53.230101.4842.КР.03.ПЗ	Лист
						13
Изм.	Лист	№ докум.	Подпись	Дата		

Тип контактов выбираем «Цифровой». Расставляем параметры компонента в соответствии с Рисунком 8, затем нажимаем кнопку CLOSE, подтверждая сохранение изменений.

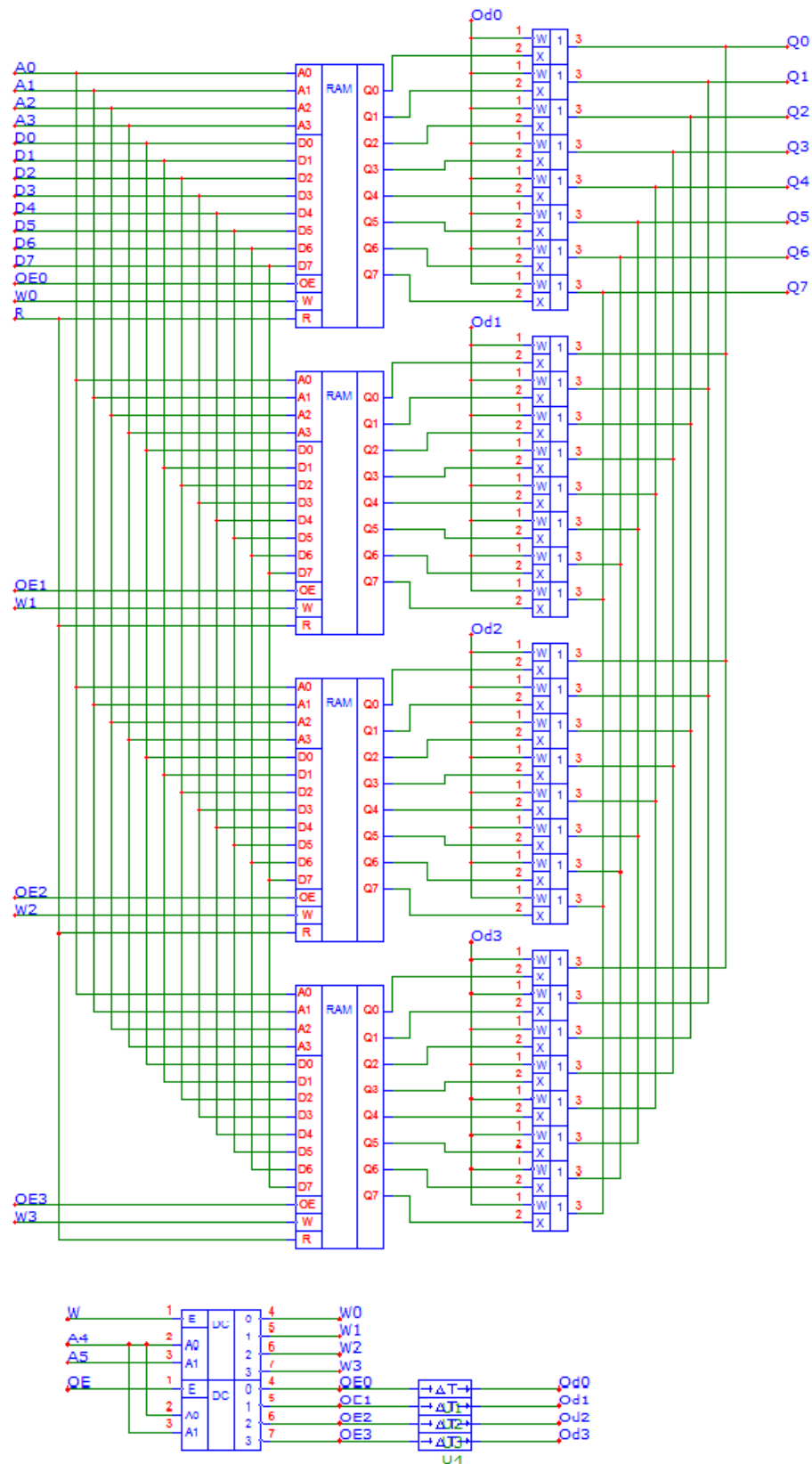


Рисунок 6. Макрос памяти 64x8

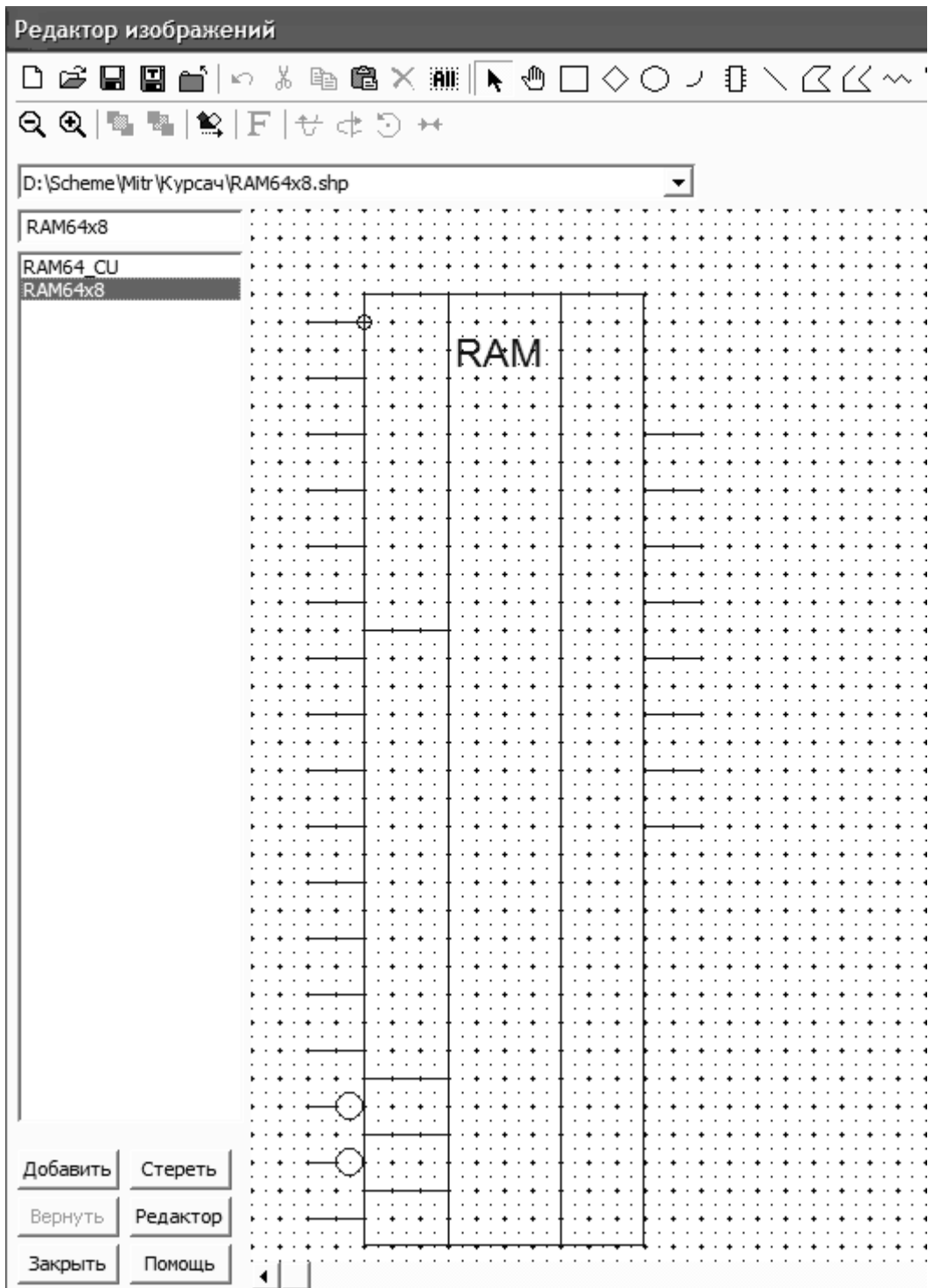


Рисунок 7. Редактор изображения для макроса памяти.



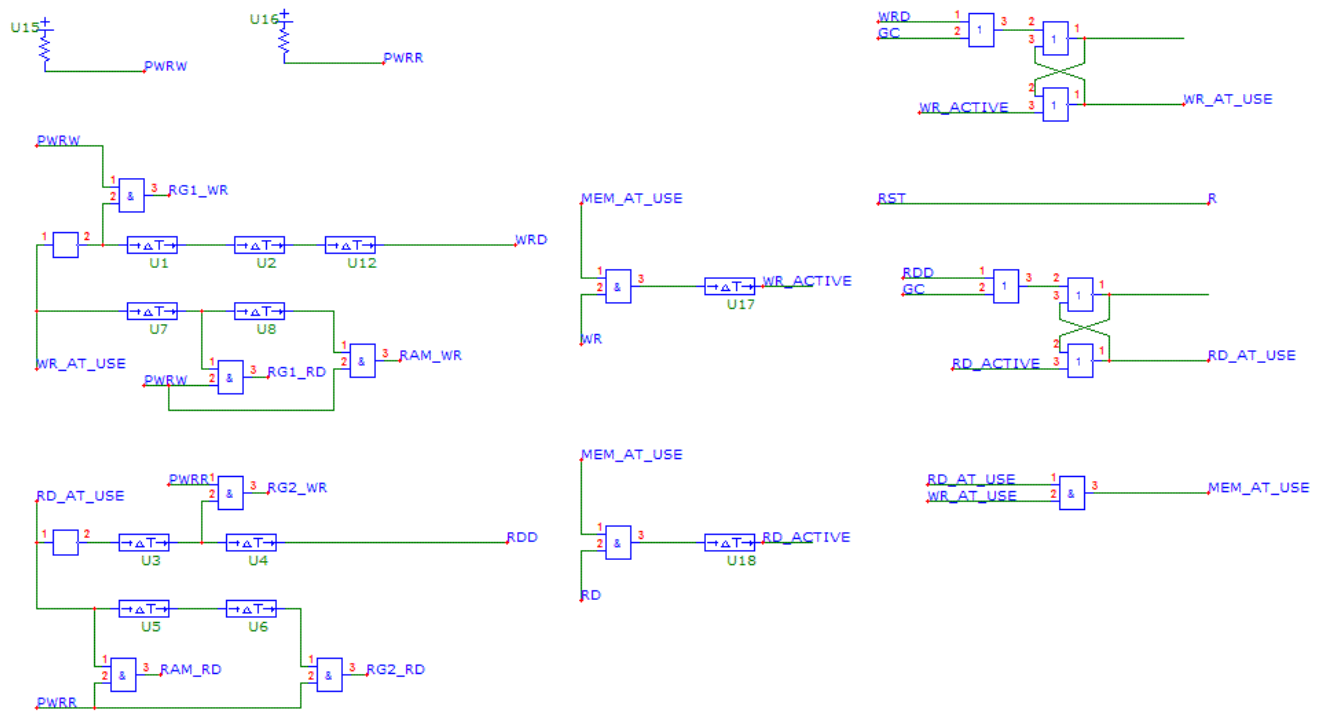


Рисунок 9. Схема устройства управления

## 5. ОБЕСПЕЧЕНИЕ ПОМЕХОУСТОЙЧИВОСТИ ПЛАТ (РАЗРАБОТКА ЦЕПЕЙ ПИТАНИЯ)

Для подавления ВЧ и НЧ помех, поступающих в устройство по цепям питания на платах устанавливаются развязывающие конденсаторы по питанию.

1) НЧ помехи блокируются электролитическими конденсаторами, типа К50-12, К50-38, К50-68 из расчета  $0,1 \text{ мкФ} \cdot N$ , где N – общее количество микросхем на плате.

$C_{1нч} = 0,1 \cdot 63 = 6,3$  . Из справочных таблиц выбираем конденсатор

$C_{1нч}$ : К53-14-10В-10мкФ±10% ОЖО.464.086ТУ

Устанавливается между шинами +5В и общий провод возле разъема.

2) Для подавления ВЧ помех на каждую ИМС повышенной степени интеграции устанавливается керамический конденсатор, типа К10-7, К10-17, К10-62, емкостью 0,1 мкФ.

$C_{2, C3вч}$ : К10-17-1а-Н50 – 0,1мкФ±10% ОЖО.460.107ТУ

Устанавливается между шинами +5 и общим проводом возле соответствующей ИМС.

3) Если в устройстве есть ряды ИМС, состоящие только из ИМС типа «Логика», то на каждый такой ряд устанавливается один конденсатор для подавления ВЧ помех (К10-7, К10-17, К10-62 и т.д.) из расчета  $0,002 \text{ мкФ} \cdot K$ , где K – количество микросхем в ряду.

$C_4 = 0,002 \text{ мкФ} \cdot 3 = 6 \text{ нФ}$

$C_4$ : К10-17Б-М47-Н50 – 6,2пФ±20% ОЖО.460.107ТУ

4). Если в одном ряду кроме ИМС типа «Логика» располагаются ИМС повышенной степени интеграции, то установка дополнительного конденсатора, блокирующего высокочастотные помехи на ИМС типа «Логика», не требуется.

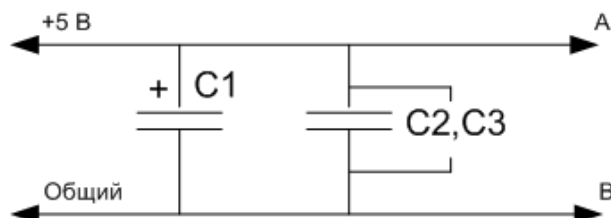


Рисунок 10. Развязка по цепи питание-общий

## 6. КОМПОНОВКА ИМС И ОПРЕДЕЛЕНИЕ ГАБАРИТНЫХ РАЗМЕРОВ ПЕЧАТНОЙ ПЛАТЫ.

Все используемые в данной курсовой работе ИМС представлены в таблице

5.

Таблица 5

Поз. обозначение	ИМС	Корпус	Установочн. размер, мм	Количество корпусов
D1..D8	K155PY2	239.24-2	7,5 × 27,5	8
D9, D10	K155ИД14	238.16-2	7,5 × 17,5	2
D11, D12	K155ИД22	239.24-2	7,5 × 27,5	2

Габаритные размеры печатной платы представлены на Рисунке 11

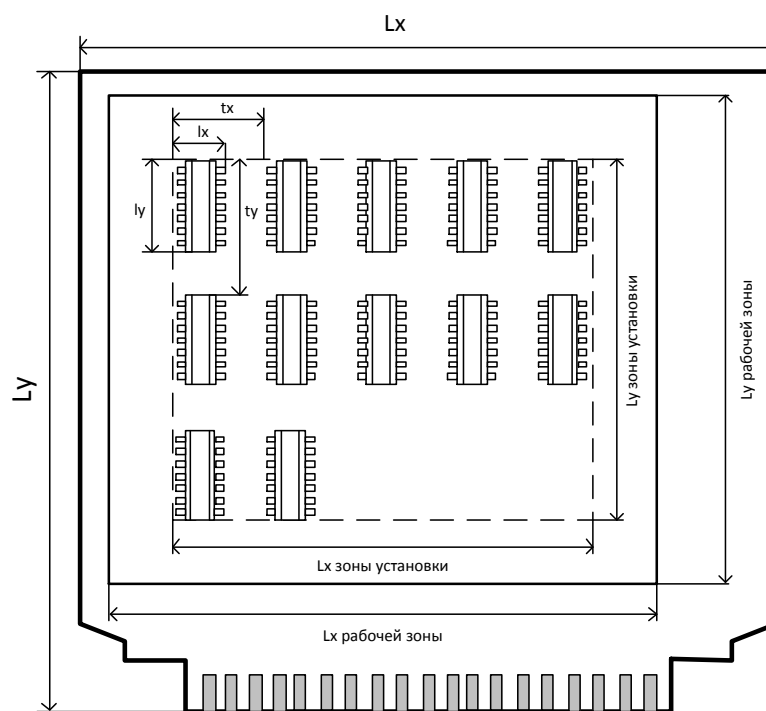


Рисунок 11. Габаритные размеры

Производится расчет:

$$l_x = 7.5 \text{ мм} \quad t_x = 15 \text{ мм} \quad n=5$$

Для корпуса 238.16-2 (ряд 3)

$$ly_2 = 17,5 \text{ мм} \quad ty = 27,5 \text{ мм} \quad m=1$$

Для корпуса 239.24-2 (ряд 1,2)

$$ly_3 = 27,5 \text{ мм} \quad ty = 37,5 \text{ мм} \quad m=1$$

$$Lx \text{ зоны установки} = n \cdot tx - (tx - lx) = 5 \cdot 15 - 7,5 = 67,5 \text{ мм}$$

$$Ly \text{ зоны установки} = m \cdot ty - (ty - ly) = 27,5 + 75 - 10 = 92,5 \text{ мм}$$

$$Lx \text{ рабочей зоны} = Lx \text{ зоны установки} + 2 \cdot (tx - lx) = 67,5 + 2 \cdot 7,5 = 92,5 \text{ мм}$$

$$Ly \text{ рабочей зоны} = Ly \text{ зоны установки} + 2 \cdot (ty - ly) = 92,5 + 2 \cdot 10 = 112,5 \text{ мм}$$

$$Lx = Lx \text{ рабочей зоны} + S1 + S2 = 92,5 + 5 + 5 = 102,5 \text{ мм} = 105 \text{ мм}$$

$$Ly = Ly \text{ рабочей зоны} + S3 + S4 = 112,5 + 5 + 15 = 132,5 \text{ мм} = 135 \text{ мм}$$

$$S1 = 5 \text{ мм (выбирается из интервала 2,5-5 мм)}$$

$$S2 = 5 \text{ мм (выбирается из интервала 2,5-5 мм)}$$

$S3 = 5 \text{ мм}$  (т.к. в устройстве не устанавливается лицевая панель и консольная колодка)

$$S4 = 15 \text{ мм (выбирается из интервала 10-20 мм)}$$

С учетом рассчитанных параметров чертится габаритный чертеж – Рисунок 12.

					С.53.230101.4842.КР.03.ПЗ	Лист
						20
Изм.	Лист	№ докум.	Подпись	Дата		

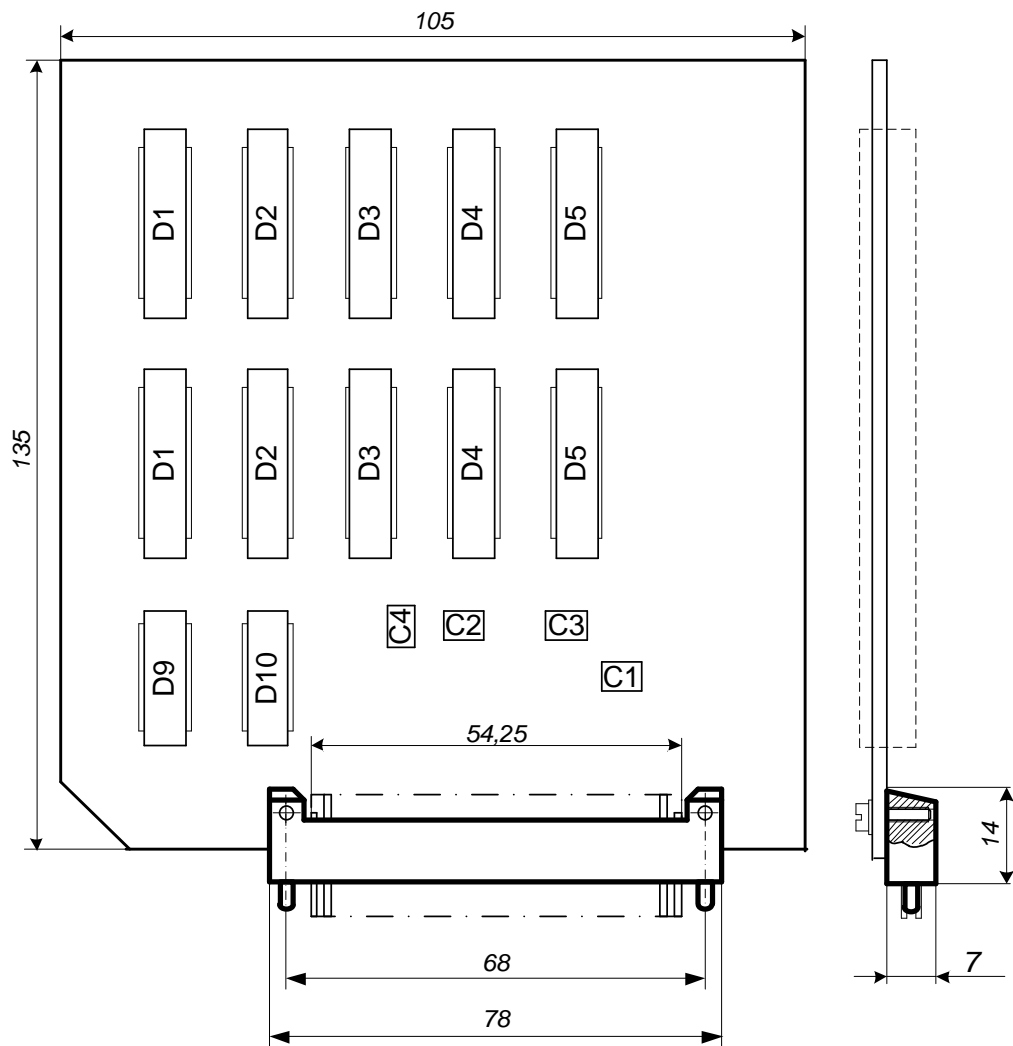


Рисунок 12. Габаритный чертеж

Изм.	Лист	№ докум.	Подпись	Дата

C.53.230101.4842.КР.03.ПЗ

Лист

21

## ЗАКЛЮЧЕНИЕ

В данной курсовой работе была разработана схема блока для работы памяти с оперативной памятью.

Устройство было отлажено в программе-модуляторе Micro-Cap V 9, и для упрощения принципиальной схемы в ней использовались имеющиеся и вновь созданные в результате проектирования элементы.

					С.53.230101.4842.КР.03.ПЗ	Лист
						22
Изм.	Лист	№ докум.	Подпись	Дата		

## СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ

1. Каган Б.М. Электронные вычислительные машины и системы: Учеб. пособие для вузов - 3-е изд., перераб. и доп.- М: Энергоатомиздат, 1991.
2. Каган Б.М., Мкртумян И.Б. Основы эксплуатации ЭВМ: Учеб. пособие для вузов. Под. ред. Б.М. Кагана - 2-е изд., перераб. и доп.- М.: Энергоатомиздат, 1988.
3. Курсанов О.И., Осипов Л.А. Синтез и компьютерный анализ элементов и узлов ЦВМ на базе программного пакета MICROCAP-9: учебное пособие по курсовому проектированию – СПб.:ГУАП, 2009.
4. Пухальский Г.И. Проектирование микропроцессорных устройств: Учебное пособие для вузов - СПб.: Политехника, 2001.
5. Разевиг В.Д. Система схемотехнического моделирования MicroCap V-СПб: Солон, 1997.
6. Шило В.Л. Популярныe цифровые микросхемы: Справочник - М.: Радио и связь, 1987.

					С.53.230101.4842.КР.03.ПЗ	Лист
						23
Изм.	Лист	№ докум.	Подпись	Дата		